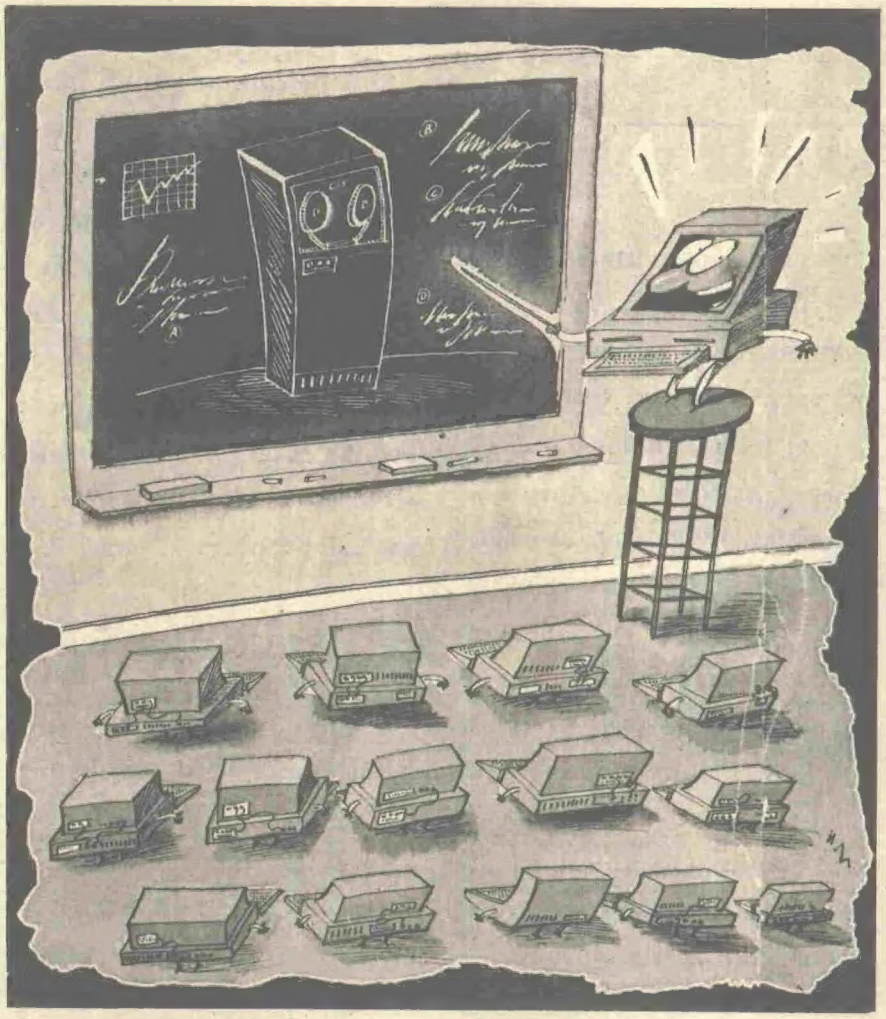
สหัส พรหมสิทธิ์

# พลิกแฟ้มซูเปอร์คอมพิวเตอร์
# CDC 7600 สู่ Cray-1



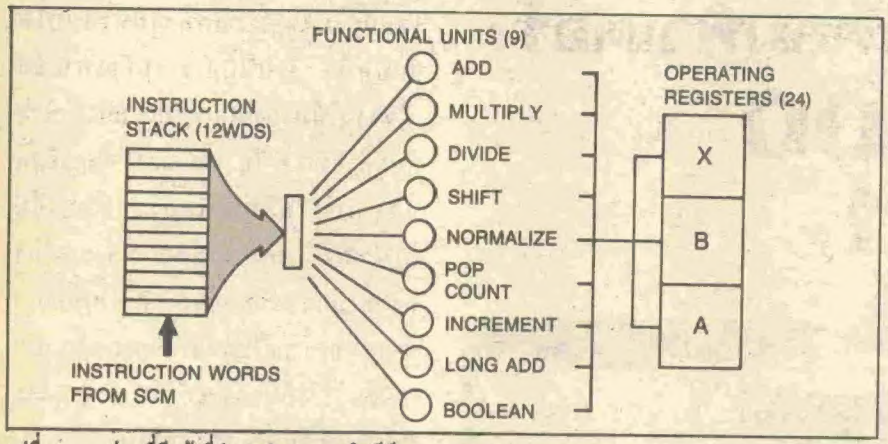
*สัมผัสกับความยิ่งใหญ่ และพลกำลังมหาศาล ที่แฝงอยู่ใน ซูเปอร์คอมพิวเตอร์*

เรื่องราวอันเป็นปรัชญาของซูเปอร์คอมพิวเตอร์ที่ผู้เขียนได้กล่าวไว้ในไมโครฯ ฉบับที่ 61 นั้นเป็นการกล่าวถึงอย่างกว้าง ๆ เพื่อตอบคำถามที่ว่า ซูเปอร์คอมพิวเตอร์คืออะไร และต้องมีคุณสมบัติเช่นใดบ้าง ซึ่งผู้เขียนพยายามแจกแจงให้ครอบคลุมเกือบจะทุกแง่ทุกมุมของซูเปอร์คอมพิวเตอร์ทีละเล็กทีละน้อย โดยยังไม่ได้เจาะลึกลงไปถึงแบบใดแบบหนึ่ง แต่เป็นการเสนอเฉพาะข้อเท็จจริงให้มากที่สุดเท่าที่เห็นว่าเหมาะกับผู้อ่านทั่ว ๆ ไป จึงขอเล่ารายละเอียดของซูเปอร์คอมพิวเตอร์บางแบบคือ CDC 7600 และ Cray-1 เพราะเครื่องทั้งสองมีความเกี่ยวข้องต่อเนื่องกันอย่างมาก เนื่องจากเป็นผลงานของผู้ออกแบบคนเดียวกันที่ชื่อว่า ซีมัวร์ เครย์ และที่สำคัญผู้เขียนต้องการหยิบยกประเด็นหลักให้เด่นชัดว่า รูปแบบอันเป็นขั้นพื้นฐานภายในระบบของซูเปอร์คอมพิวเตอร์นั้นควรจะประกอบด้วยอะไรบ้าง ในแง่ของ basic system configuration

## CDC 7600 ออกโรงก่อน

ซูเปอร์ยี่ห้อ CDC 7600 มีปรากฏในท้องตลาดตั้งแต่ปี 1969 และครองแชมป์ในเรื่องของความเป็นหนึ่งสำหรับงานคำนวณด้านวิทยาศาสตร์ตั้งแต่ปี 1969 จนถึงปี 1976 ซึ่งในตอนแรก ๆ (ปี 1970) ที่ CDC 7600 เผยโฉมออกมานั้นก็มีคู่แข่ง เช่น IBM 360/195 ที่ต่างคนต่างพยายามแย่งตลาดของซูเปอร์ให้ได้ ในที่สุด CDC 7600 เป็นฝ่ายชนะถ้าดูจากสถิติการขายของซูเปอร์ยี่ห้อนี้ ต่อมาภายหลังไอบีเอ็มเบนความสนใจจากตลาดของซูเปอร์ไปทุ่มเทให้กับเครื่องเมนเฟรมที่ใช้ในธุรกิจอุตสาหกรรมทั่ว ๆ ไปแทน แต่หลักในการดำเนินงานของ IBM 360/195 จะเหมือนกับ IBM 370

CDC 7600 นั้นออกแบบโดยเจริญรอยตาม CDC 6600 ทำงานได้เร็วกว่า CDC 6600 ประมาณ 4-5 เท่า เป็นเครื่องแบบซีเรียล (serial machine) ไม่มีเวกเตอร์ไปป์ (vector pipes) และเวกเตอร์รีจิสเตอร์ (vector registers) แต่สามารถทำการคำนวณแบบขนาน (pa-




รูปที่ 1 แสดงส่วนที่มีหน้าที่ทำการคำนวณภายในซีพียูของ CDC 7600

rallelism) ได้ เนื่องจากใช้ฟังก์ชันแนลยูนิตที่เป็นอิสระในรูปของ partially segmented และจากฟังก์ชันแนลยูนิตที่แบ่งเป็นส่วน ๆ (segmented) นี่เองที่ทำให้เกิดการพัฒนาด้านเวกเตอร์โปรเซสซิ่งในเวลาต่อมา อันถือได้ว่าเป็นการรุดหน้าที่ค่อนข้างสำคัญ คุณสมบัติเด่นอื่น ๆ ของ CDC 7600 คือซีพียูที่มีคาบนาฬิกา (clock period) เท่ากับ 27.5 นาโนวินาที ซึ่งถือว่าเร็วที่สุดในขณะนั้น มีหน่วยความจำชนิดจัดเป็นระดับต่าง ๆ (hierarchy) โดยแบ่งออกเป็นสามระดับตามความเร็วและขนาด ตลอดจนโอเปอเรติ้งรีจิสเตอร์จำนวนสามชุดคือ A, B และ X ดังรูปที่ 1 สำหรับถ่ายทอดตัวเลขข้อมูลจากซีพียูให้เข้าหรือออกจากฟังก์ชันแนลยูนิตต่าง ๆ

หน่วยความจำทั้ง 3 แบบมีคุณลักษณะดังนี้

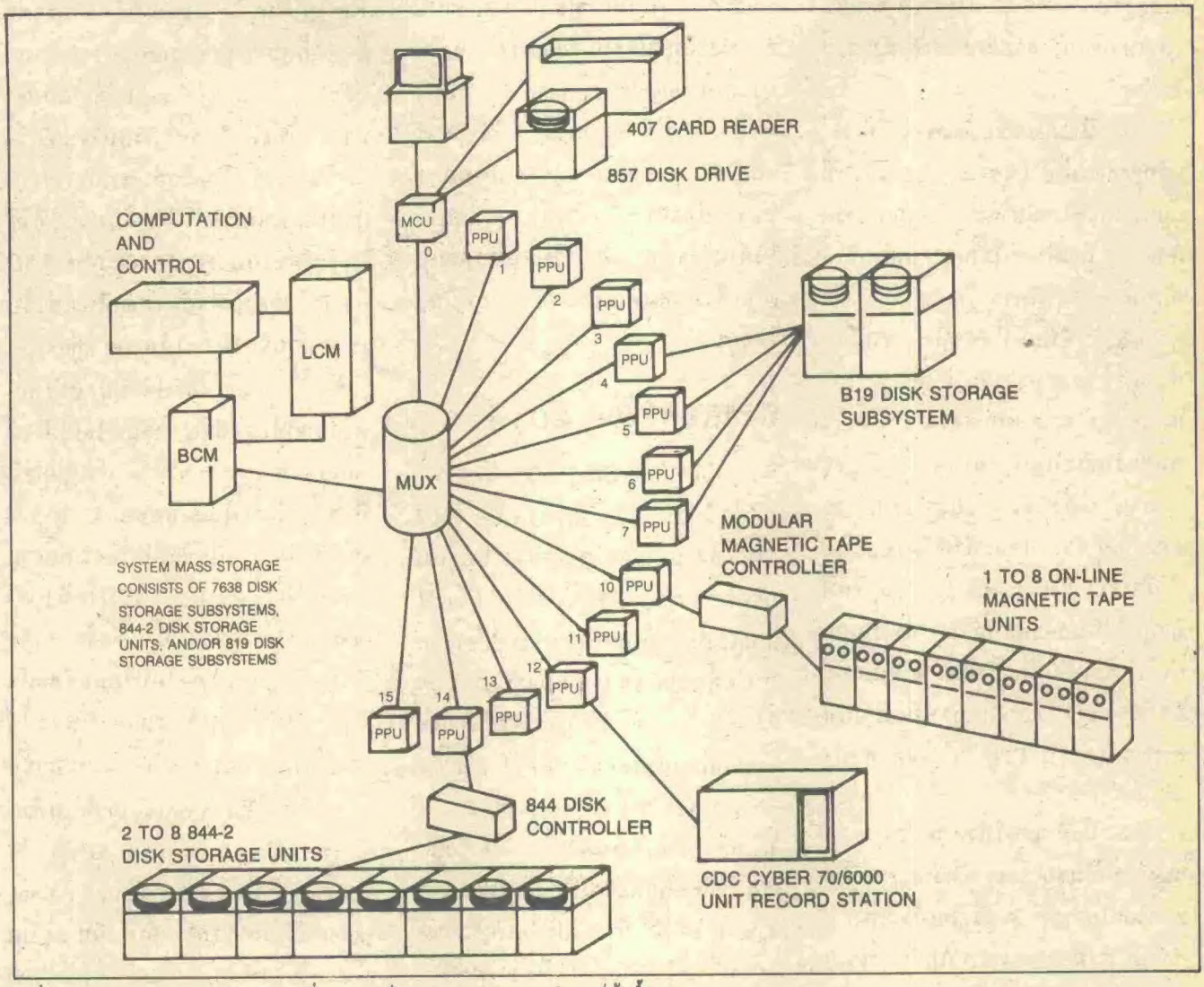
1. อินสตรัคชันสแต็กหรือบัฟเฟอร์ที่มีขนาดเท่ากับ 60-บิต-เวิร์ด 12 ตัว เพื่อทำหน้าที่ออกคำสั่งหรืออินสตรัคชันต่าง ๆ ดูรายละเอียดทั้งหมดได้จากรูปที่ 1 ดังนั้นประโยชน์ของอินสตรัคชันสแต็กก็คือเป็นรีจิสเตอร์เมมโมรีที่สามารถเก็บอินสตรัคชันต่าง ๆ (ได้ 34 คำสั่ง) ที่อ่านจากหน่วยความจำกลาง สามารถเอ็กซีคิวต์โปรแกรมขนาดเล็กที่ทำงานซ้ำ ๆ กันเป็นลูปได้ภายในตัวเองโดยไม่ต้องเกี่ยวข้องกับหน่วยความจำกลาง เพราะจะทำให้ล่าช้าราว 10 เท่า

2. หน่วยความจำกลาง (central memory ในที่นี้ใช้คำว่า SCM) เป็นแหล่งเก็บโปรแกรมและข้อมูล แรกทีเดียวนั้น SCM เป็น small core memory ต่อมาได้เปลี่ยนมาใช้หน่วยความจำแบบกึ่งตัวนำ ซึ่งมีสองขนาดคือขนาดครึ่งและขนาดเต็มที่มี 65,536 คำ แต่ทั้งแบบ SCM และแบบกึ่งตัวนำจะทำงานในลักษณะเดียวกัน ส่วนประกอบของ SCM จะเป็นหน่วยความจำในรูปของแบงก์ (banks) ทำงานอิสระ มีความจุแบงก์ละ 2K ทั้งหมด 32 แบงก์ด้วยกัน สำหรับโมเดลใหญ่สุด การทำงานของหน่วยความจำแบบนี้จะเป็น bank phased หมายถึงว่าซีเควนเชียลแอดเดรสทั้งหลายจะกระจายอยู่ในหน่วยความจำ การทำงานเป็นเอกเทศไม่ขึ้นแก่กันของแบงก์ทำให้การอ้างอิงต่าง ๆ สามารถกระทำได้พร้อมกันในแต่ละแบงก์ การจัดรูปแบบของหน่วยความจำในรูปของแบงก์สามารถทำให้วัฏจักร (cycles) ในการอ้างอิงทำงานแบบเกยกันได้ (overlapped) จึงได้เวลาครบรอบวัฏจักรที่สั้นและมีประสิทธิผลสูง รายละเอียดประการสุดท้ายถือว่าจำนวนหน่วยความจำ 4K แรกของ SCM นั้นจะเก็บไว้สำหรับควบคุมอินพุต/เอาต์พุต และใช้เก็บข้อมูลชั่วคราวเพื่อให้บริการคอมมิวนิเคชัน-แชนเนลแก่เพอริเฟอรัลโปรเซสเซอร์ยูนิต (PPUs) อีกต่อหนึ่ง

3. large core memory (LCM) เป็นหน่วยความจำสนับสนุนที่เรียกว่า auxiliary storage เชื่อมโยงกับหน่วยความจำกลางด้วยสายเคเบิลสำหรับส่งข้อมูลชนิดความเร็วสูง LCM จะเก็บข้อมูลที่ซีพียูยังไม่เรียกใช้ในทันทีทันใด หากซีพียูเรียกใช้ข้อมูลนั้น LCM จะส่งข้อมูลไปในรูปของบล็อกคราวละมาก ๆ ให้กับหน่วยความจำกลางในลักษณะอนุกรมเรียงกันเป็นลำดับ (sequential data) อนึ่ง ขนาดใหญ่สุดของ LCM จะเป็น 512K word

## PPU ใครคิดว่าไม่สำคัญ

PPUs จะทำหน้าที่แยกจากกันในรูปของคอมพิวเตอร์เอกเทศ ดังรูปที่ 2 แต่ PPU บางตัวจะอยู่ในเมนเฟรม (ระดับที่หนึ่ง) บางตัวอยู่ในเวอร์กสเตชัน (ระดับที่สอง) ส่วนการสื่อสารระหว่าง PPUs ต่าง ๆ กับเซ็นทรัลโปรเซสเซอร์จะอาศัยมัลติเพล็กเซอร์แชนเนล (MUX) ขนาด 12 บิตแบบสองทิศทางเข้าช่วย PPUs ที่ต่อกับ MUX โดยตรงไม่ว่าจะอยู่ในรูปของเมนเฟรมหรือที่อยู่ไกลออกไปนั้นจะเรียกว่า PPUs ระดับที่หนึ่ง ภายใน PPU แต่ละตัวจะมีส่วนที่ทำหน้าที่คำนวณในรูปของไบนารีแบบ fixed point หน่วยความจำของ PPU มีความจุ 12 บิตเวิร์ด ขนาด 4K และ PPU นี้จะทำหน้าที่เป็น I/O subsystem ทำให้การสื่อสารกับ I/O ดีไวซ์ต่าง ๆ เป็น




รูปที่ 2 บล็อกไดอะแกรมของ CDC 7600 ซึ่งแสดงองค์ประกอบของระบบคอมพิวเตอร์ขั้นพื้นฐาน

ไปด้วยความยืดหยุ่นคล่องตัวและรวดเร็ว

ผู้ออกแบบ CDC 7600 ตั้งใจที่จะให้คอมพิวเตอร์ตัวนี้เป็นเครื่องบดตัวเลขอย่างแท้จริง จนจำเป็นต้องมีเวอร์กสเตชันหรือเมนเฟรมขนาดกลางทำหน้าที่เป็นระบบด่านหน้าหรือ front end system คอยรับใช้ตัวซูเปอร์ CDC 7600 อีกที หน้าที่ของระบบด่านหน้าก็คือการดูแลทุกสิ่งทุกอย่างในลักษณะของแม่บ้าน รวมทั้งการเตรียมงานและการจัดการกับเพอริเฟอรัลดีไวซ์ต่าง ๆ เช่น เทปแม่เหล็ก เครื่องอ่านบัตร ดิสก์ สถานีส่งงานที่อยู่ไกลออกไป (remote job entry stations) และคีย์บอร์ดเทอร์มินัล

## CPU มันสมองของระบบ

ภายในซีพียูของ CDC 7600 เป็นที่รวมลอจิกเซอร์กิตของตัวเซ็นทรัลโปรเซสเซอร์ที่ไม่ได้ปรากฏอยู่ในฟังก์ชันแนลยูนิต MUX, SCM และ LCM โดยซีพียูนี้จะมีรีจิสเตอร์และคอนโทรลลอจิกคอยกำกับการปฏิบัติการทางคณิตศาสตร์และทำหน้าที่เป็นอินเตอร์เฟสระหว่างฟังก์ชันแนลยูนิตต่าง ๆ SCM และ LCM ตัวซีพียูนอกจากจะทำหน้าที่ในด้านอินสตรัคชัน-เอ็กซีคิวชันแล้ว ยังทำหน้าที่ในการนำอินสตรัคชันออกมาจากที่เก็บเตรียมแอดเดรส พิทักษ์หน่วยความจำจนถึงแหล่งเก็บข้อมูล ดูรูปที่ 1 ประกอบ

## สมรรถภาพของ CDC 7600

คราวนี้เราจะพิจารณากันถึงคุณสมบัติอันเป็นเอกลักษณ์ที่มีขีดความสามารถสูงส่งของ CDC 7600 ว่ามีอะไรบ้าง

1. ใช้หน่วยความจำแบบ small core ขนาด 65 กิโลเวิร์ด (Kword) จำนวน 32 แบงก์ หรืออาจใช้หน่วยความจำ

แบบ MOS ขนาด 65 กิโลเวิร์ด จำนวน 16 แบงก์ที่มีเวลาแอ็กเซสเท่ากับ 275 ไซเกิล

2. มี large-core memory ที่มีเวลาแอ็กเซสเท่ากับ 467.5 นาโนวินาที แบนด์วิดธ์สูงสุดเท่ากับ 37.5 เมกะเวิร์ด (Mword) โดยทำงานได้ในระดับหนึ่งเวิร์ดต่อหนึ่งคาบนาฬิกา

3. มีซีพียูหนึ่งตัวที่ทำงานด้วยความเร็ว 27.5 นาโนวินาที และเมมโมรีแบนด์วิดธ์ 37.5 เมกะเวิร์ด รวมทั้งใช้อินสตรักชันบัฟเฟอร์ขนาด 12 เวิร์ด

4. มีฟังก์ชันแนลยูนิตแบบอิสระจำนวน 9 ตัว แต่ละฟังก์ชันแนลยูนิตดังกล่าวจะเป็น partially segmented ที่ยอมให้อินสตรักชันต่าง ๆ ทำงานเกยกันได้ นอกจากนี้ยังมี I/O แชนเนลอยู่ 16 ตัว I/O subsystem หนึ่งระบบที่สามารถรองรับ PPU ได้ตั้งแต่ 6 ถึง 20 ตัว

5. มีรีจิสเตอร์ทั้งหมด 24 ตัวที่แบ่งออกเป็นชุด ๆ ละ 8 ตัว ความกว้างของโอเปอแรนด์ X รีจิสเตอร์จะเท่ากับ 60 บิต ส่วนแอดเดรส A กับอินเด็กซ์ B รีจิสเตอร์จะมีความกว้างตัวละ 18 บิต

6. เลขคณิต (arithmetic) ของ CDC 7600 จะเป็นดังนี้

- บวกเลขจำนวนเต็มโดยใช้เวลา 2 คาบนาฬิกาหรือ 55 นาโนวินาทีในระดับการทำงานของเครื่องที่ 18 เมกะฟลอป
- บวกเลขโฟลตติ้งใช้เวลา 4 คาบนาฬิกาที่ 9 เมกะฟลอป
- คูณเลขโฟลตติ้งใช้เวลา 10 คาบนาฬิกาที่ 4.5 เมกะฟลอป
- หารเลขโฟลตติ้งใช้เวลา 20 คาบนาฬิกาที่ 2.25 เมกะฟลอป

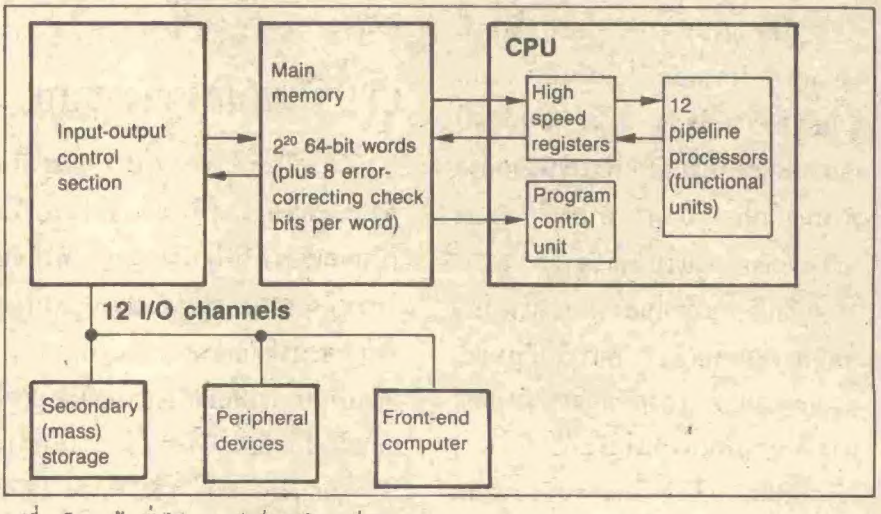
ในกรณีที่มีการทำให้อินสตรักชันทำงานเกยกันได้นั้น CDC 7600 จะทำได้เร็วกว่า 10 เมกะฟลอป นอกจากนี้ยังมีฟอร์แทรนคอมพายเลอร์ที่จัดอยู่ในประเภท highly optimized รวมทั้งซอฟต์แวร์ที่ใช้งานง่ายไว้คอยให้บริการแก่ผู้ใช้ ซึ่งเมื่อผนวกเข้ากับอานุภาพของซูเปอร์แบบนี้แล้วก็เหมาะที่จะใช้ในด้านการคำนวณทางวิทยาศาสตร์บนเมนเฟรมคอมพิวเตอร์ทั้งหลายที่มีอยู่ในยุคนั้น

## ถึงยุคทองของ Cray-1

ผู้ออกแบบ CDC 7600 และ Cray-1 ก็คือซีมัวร์ เครย์ เครื่อง CDC 7600 เป็นผลงานของเขาขณะทำงานอยู่กับบริษัทคอนโทรลดาต้า ส่วน Cray-1 เป็นผลงานชิ้นแรกหลังจากที่เขาได้ลาออกมาก่อตั้งบริษัทของตนเองชื่อว่า Cray Research Inc. เพื่อทำการค้นคว้าวิจัยและออกแบบซูเปอร์คอมพิวเตอร์โดยเฉพาะ

โครงสร้างทั่วไปของระบบ Cray-1 ได้แสดงให้เห็นในรูปที่ 3 หัวใจของระบบเช่นนี้ก็คือซีพียูที่มีไปป์ไลน์โปรเซสเซอร์จำนวน 12 ตัว คำว่าไปป์ไลน์โปรเซสเซอร์เรียกได้อีกอย่างหนึ่งว่าฟังก์ชันแนลยูนิต ซึ่งใช้สำหรับประมวลผลสกาล่าร์และเวกเตอร์อินสตรักชันต่าง ๆ โดยไปป์ไลน์โปรเซสเซอร์ดังกล่าวจะติดต่อสื่อสารกับรีจิสเตอร์ความเร็วสูงหลาย ๆ ตัว ทำให้ Cray-1 ได้รับสมญานามว่าเป็นสถาปัตยกรรมแบบรีจิสเตอร์-ต่อ-รีจิสเตอร์ จึงแตกต่างจากสถาปัตยกรรมแบบเมมโมรี-ต่อ-เมมโมรีที่ใช้ในซูเปอร์แบบ STAR-100 และ ASC ความเร็วของซีพียูมีคาบนาฬิกาเท่ากับ 12.5 นาโนวินาที จะให้ทรูพุต (through-put) ได้ 80 เมกะฟลอปต่อหนึ่งไปป์ไลน์ หรืออาจให้ทรูพุตสูงกว่านี้เมื่อใช้ไปป์ไลน์หลาย ๆ อันทำงานขนานกัน ส่วนในกรณีที่ว่าประสิทธิผลสูงสุดของ Cray-1 ที่เท่ากับ 16.0 เมกะฟลอปนั้นจะเกิดจากการนำ floating-point ไปป์ไลน์โปรเซสเซอร์สองตัววิ่งขนานกันโดยอาศัยความเร็วสูงสุดของไปป์ไลน์แต่ละตัวให้การสนับสนุนซึ่งกันและกันจนได้ peak performance เป็น 160 เมกะฟลอป

เวิร์ดไซส์ (word size) ที่เป็นพื้นฐานของ Cray-1 จะเท่ากับ 64 บิต ใช้กับตัวเลขที่เป็น fixed point และ floating point ส่วนเลขจำนวนเต็มที่เป็น 24 บิตนั้นจะใช้ในหน่วยความจำและใน I/O แชนเนลแอดเดรส หน่วยความจำกลางของ Cray-1 จะมีความจุในรูปของ 64

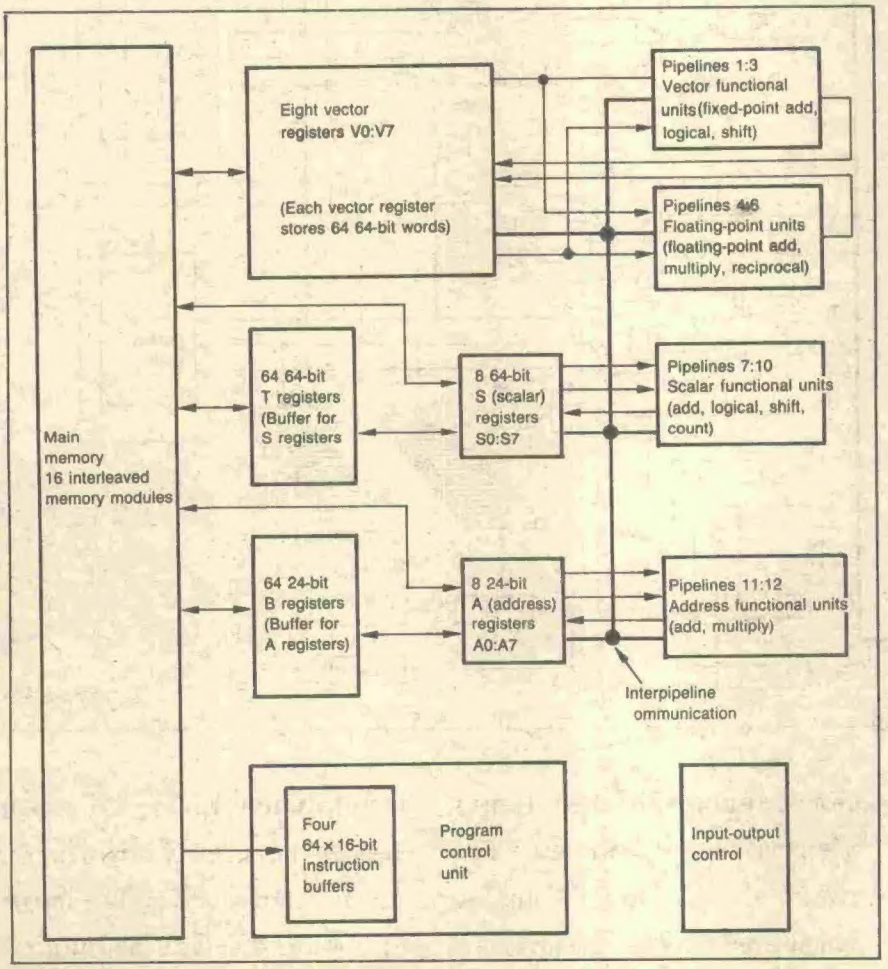



รูปที่ 3 โครงสร้างทั่วไปของซูเปอร์คอมพิวเตอร์ Cray-1

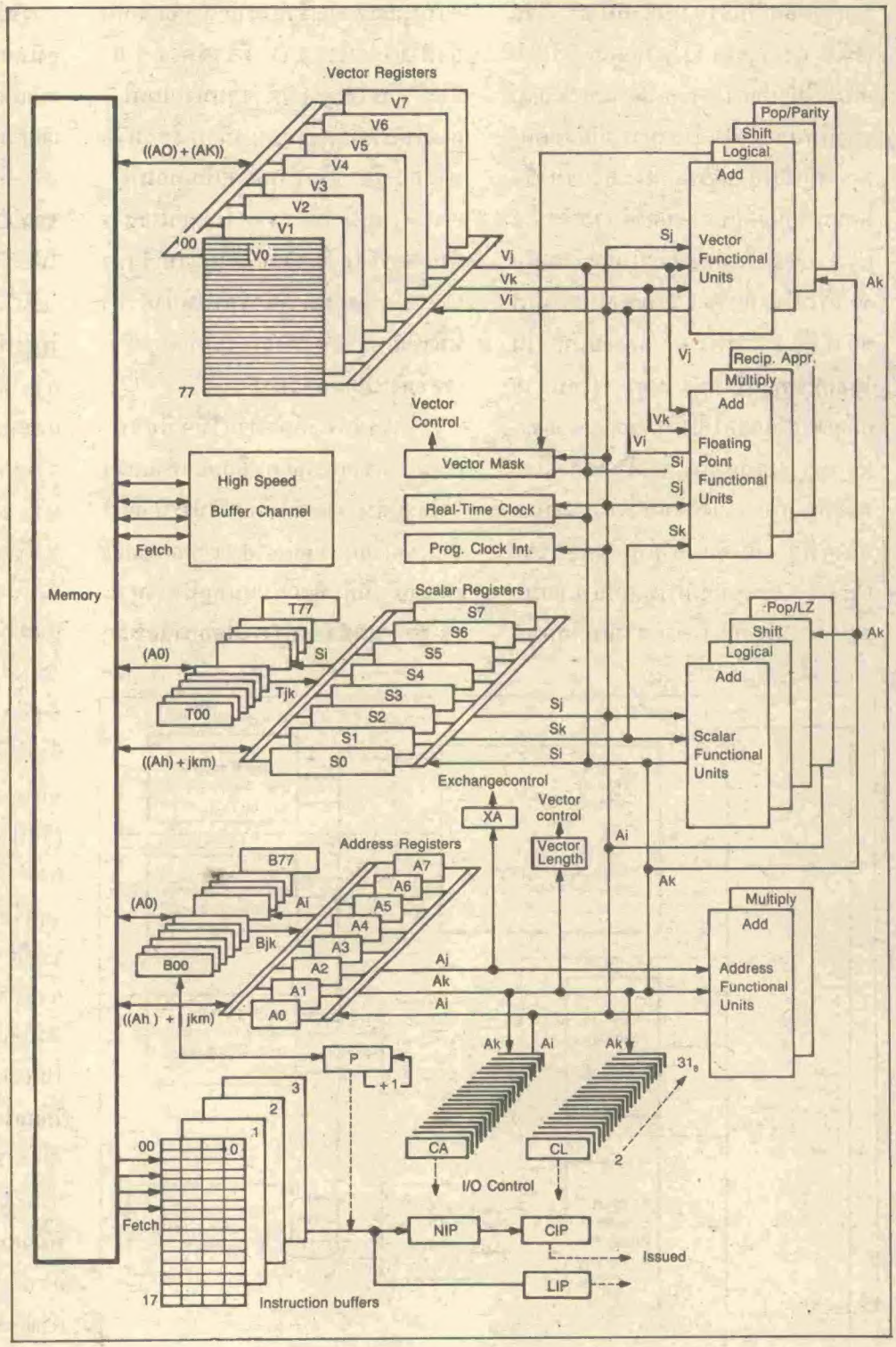
บิตเวิร์ดคิดเป็นจำนวนเท่ากับ $2^{20}$ เวิร์ด (หรือ 1,048,576 เวิร์ด) แต่ละเวิร์ดจะเก็บไว้ในรูปของ 8-เช็ค-บิต (check bits) ทำให้หน่วยความจำสามารถแก้ข้อผิดพลาดที่เป็นบิตเดียว และตรวจหาข้อผิดพลาดที่เกิดกับสองบิตได้ เวลาไซเกิล (cycle time) ของหน่วยความจำจะเท่ากับ 50 นาโนวินาทีหรือ 4 เท่าของคาบนาฬิกาของซีพียู หน่วยความจำกลางนั้นทำงานโดยแบ่งออกเป็น 16 โมดูล พร้อมด้วยแอดเดรสอินเตอร์ลีฟวิ่ง (address interleaving) แบบ 16 ทาง ทำให้ได้แบนด์วิดธ์สูงสุดเท่ากับ 4 เวิร์ดต่อหนึ่งคาบนาฬิกาของซีพียู อินพุต-เอาต์พุตเซกชันของ Cray-1 จะควบคุมการโอนถ่ายข้อมูลระหว่างหน่วยความจำกลางกับดิสก์ที่มีความจุและความเร็วสูงมาก ๆ นอกจากนี้ยังสามารถนำ I/O ดีไวซ์ต่าง ๆ มาต่อเข้ากับ Cray-1 ได้ รวมทั้งคอมพิวเตอร์ขนาดเล็กจำนวนหนึ่งเครื่องหรือมากกว่านี้ เพื่อทำหน้าที่เป็นคอมพิวเตอร์ด่านหน้าให้ Cray-1 คอยสื่อสารกับเพอริเฟอรัลดีไวซ์ที่มีความเร็วต่ำ นอกจากนี้คอมพิวเตอร์ด่านหน้ายังทำหน้าที่เป็นผู้จัดการให้กับระบบคอมพิวเตอร์ทั้งหมดอีกด้วย

การจัดองค์กรภายในซีพียูของ Cray-1 มีรายละเอียดปลีกย่อยดังแสดงไว้ในรูปที่ 4 วงจรที่ใช้ในการประมวลผลข้อมูลที่เรียกว่า main data processing circuits ก็คือฟังก์ชันแนลยูนิตจำนวน 12 ตัว ทุกตัวจะทำงานโดยอาศัยหลักของไปป์ไลน์ไม่มากก็น้อย ฟังก์ชันแนลยูนิตแบ่งออกเป็น 4 กลุ่มด้วยกันคือ เวกเตอร์, โฟลตติ้งพอยต์, สกาล่าร์และแอดเดรสยูนิต ส่วนไปป์ไลน์โปรเซสเซอร์หลักที่เป็นตัวเพิ่มพลังทางการคำนวณของ Cray-1 คือเวกเตอร์ฟังก์ชั่นพอยต์และโฟลตติ้งพอยต์ยูนิต ซึ่งจะอยู่ในรูปของไปป์ไลน์ตั้งแต่หมายเลขที่ 1 ถึง 6 ดังในรูปที่ 4 โปรเซสเซอร์ดังกล่าวจะโอนถ่ายโอเปอแรนด์ต่าง ๆ โดยตรงทั้งไปและกลับจากเวกเตอร์ (V) รีจิสเตอร์ 8 ตัว แต่ละตัวจะเก็บข้อมูลได้ 64 เวิร์ด หรือ 64 element ของเวกเตอร์ สรุปได้ว่า V รีจิสเตอร์จะมีความจุรวมคิดเป็นจำนวน 32 กิโลบิต (32K) สกาล่าร์ฟังก์ชันแนลยูนิตใน Cray-1 มีหน้าที่เอ็กซีคิวต์โอเปอเรชันทางเลขคณิตและตรรกบนซิงเกิ้ลเวิร์ด (64 บิต) ดาต้า และจะติดต่อสื่อความด้วยสกาล่าร์ (S) รีจิสเตอร์ขนาด 64 บิต สุดท้ายก็เป็นแอดเดรสยูนิต (ไปป์ไลน์ที่ 11 และ 12) ที่จะประมวลผลแอดเดรส (ขนาด 24 บิต) ต่าง ๆ โดยใช้แอดเดรส (A) รีจิสเตอร์ขนาด 24 บิต จำนวน 8 ตัว อนึ่ง พฤติภาพการทำงานแบบไปป์ไลน์นั้นจะอยู่ในฟังก์ชันแนลยูนิตทุกตัว ไม่ว่าจะทำหน้าที่ในการคำนวณอะไรก็ตาม ทั้งนี้เพื่อให้ได้ผลในการคำนวณออกมาให้แน่นอนว่าทุก ๆ 12.5 นาโนวินาทีจะต้องมีผลหรือคำตอบใหม่ ๆ ออกมาหนึ่งคำตอบหรือหนึ่งผลของการคำนวณ นอกจากนี้ยังยอมให้ไปป์ไลน์ต่าง ๆ เชื่อมโยงกันได้ (chained) เพื่อให้เป็นไปป์ไลน์ที่มีขนาดใหญ่ขึ้นเพื่อประมวลผลอินสตรัคชันที่มีความซับซ้อนมาก ๆ ถือได้ว่าเป็นคุณสมบัติสำคัญอย่างหนึ่ง

Cray-1 เป็นเวกเตอร์ซูเปอร์คอมพิวเตอร์ที่ยึดหลักในการออกแบบว่าทำอย่างไรจึงจะสามารถโอนถ่ายข้อมูล




รูปที่ 4 ส่วนประกอบใหญ่ ๆ และเส้นทางเดินของข้อมูลภายในซีพียูของ Cray-1




**รูปที่ 5** สถาปัตยกรรมของ Cray-1 ว่าด้วยเส้นทางการควบคุมและทางเดินของข้อมูลในซีพียู

และอินสตรัคชันต่าง ๆ ระหว่างหน่วยความจำกลางกับซีพียูได้เร็วพอที่จะทำให้ซีพียูทำงานอย่างมีประสิทธิภาพสูงสุดหรือเร็วที่สุดเท่าที่จะเป็นไปได้ ทั้งนี้ทั้งนั้นเนื่องจากว่า Cray-1 ใช้เมมโมรีแอดเดรสอินเตอร์ลีฟวิ่งแบบ 16 ทาง พร้อมด้วยรีจิสเตอร์ชนิดที่ทำงานรวดเร็วชุดหนึ่ง ประกอบด้วย V, S และ A รีจิสเตอร์ภายในตัวซีพียู รีจิสเตอร์จำนวนมากมายหลายชุดที่อยู่ในซีพียูนี้จะเป็นเสมือนหน่วยความจำระดับที่สามใน memory hierarchy ซึ่งอาจเปรียบกับหน่วยความจำที่เรียกว่าแคชได้ รีจิสเตอร์แบบ A และ S จะเชื่อมโยงกับหน่วยความจำกลางโดยผ่านทางรีจิสเตอร์ชุด

ใหญ่สองชุดด้วยกันคือ B และ T รีจิสเตอร์ (ดูรูปที่ 4) โดยทั้ง B และ T รีจิสเตอร์จะทำหน้าที่เป็นแบคอัพในแง่ของการใช้เป็นที่เก็บโอเปอแรนด์ชุดเล็กที่ A หรือ S รีจิสเตอร์เรียกใช้บ่อย ๆ ส่วนการถ่ายโอนข้อมูลจะทำได้หนึ่งเวิร์ดต่อหนึ่งคาบนาฬิกาทั้งไปหรือกลับจากรีจิสเตอร์ชุดใหญ่ นอกจากนี้ A, S และ V รีจิสเตอร์จะติดต่อสื่อสารกับหน่วยความจำกลางโดยอาศัยบล็อกทรานสเฟอร์-โอเปอเรชันที่เร็วมาก สามารถโอนถ่ายข้อมูลได้ตั้งแต่ 1 ถึง 64 เวิร์ดโดยใช้คำสั่งเพียงคำสั่งเดียวเท่านั้น ส่วนเหตุผลที่ทำให้การโอนถ่ายอินสตรัคชันต่าง ๆ ไปยังซีพียูเพิ่มขึ้นในรูปของประสิทธิผลสูง ๆ นั้นต้องใช้อินสตรัคชันบัฟเฟอร์ถึง 4 ตัว แต่ละตัวจะเก็บส่วนหนึ่งของโปรแกรมที่มีขนาดเท่ากับ 128 ไบต์เอาไว้ภายใน ซึ่งซีพียูสามารถเอ็กซีคิวต์โปรแกรมลูปได้โดยตรงจากบัฟเฟอร์ตัวใดตัวหนึ่งในจำนวน 4 ตัว ประโยชน์ที่เห็นได้ชัดจากการกระทำเช่นนี้คือ ช่วยลดจำนวนอินสตรัคชันที่จะต้องนำออกมาจากหน่วยความจำส่วนกลางโดยตรง ซึ่งเสียเวลามากกว่าการใช้บัฟเฟอร์

ผู้เขียนได้นำรายละเอียดต่าง ๆ ของซูเปอร์คอมพิวเตอร์ Cray-1 มาแสดงไว้ในรูปที่ 5, 6 และ 7 ขอย้ำอีกครั้งว่าสถาปัตยกรรมของ Cray-1 นั้นสืบทอดจาก CDC 7600 แต่ยังคงเหลือสิ่งที่จำเป็นเอาไว้และได้ละทิ้งสิ่งที่เห็นว่าสิ้นเปลืองค่าใช้จ่ายให้หมดไป

คุณสมบัติเด่นของ CDC 7600 ที่ Cray-1 อนุรักษ์ไว้มีดังนี้

- การออกแบบที่เรียกว่ารีจิสเตอร์-ต่อ-รีจิสเตอร์
- อินสตรัคชันสแต็ก

| CDC 7600 | Cray-1 |
|---|---|
| 7 PPUs for I/O | No PPUs |
| 12-word instruction stack | 4 x 16-word instruction buffers |
| 2-level memory (SCM and LCM) | 1-level memory SCM |
| small semiconductor and large memory (65k SCM and 512k LCM) | - fast bipolar memory<br>- one million words |
| Memory bandwidth 35 Mwords/sec | Memory bandwidth 80 Mword/sec |
| 9 functional units (partially segmented) | 13 functional units (fully segmented) |
| 60-bit words-SEC | 64-bit words + SECDED |
| 1's complement fixed arithmetic | 2's complement fixed arithmetic |
| Scalar processing | Scalar and vector processing |
| Hardware double precision | No hardware double precision |
| 27.5 ns clock period | 12.5 ns clock period |
| 14 I/O channels | 12 I/O channels |
| No automatic normalization of floating point results-three clock periods | Automatic normalization of floating overhead point results |
| 18-bit addressing scheme | 24-bit addressing scheme |

รูปที่ 6 เปรียบเทียบสถาปัตยกรรมของ CDC 7600 กับ Cray-1

| Operation | CDC 7600 Execution time (ns) | CDC 7600 Speed (MFLOPS) | Cray-1 Execution time (ns) | Cray-1 Speed (MFLOPS) |
|---|---|---|---|---|
| Fixed point (scalar) | | | | |
| Add/subtract | 55 | 18 | 37.5 | 26.6 |
| Integer multiply | 137.5 | 7.2 | 75 | 13.3 |
| Floating point (scalar) | | | | |
| Add/subtract | 110 | 9 | 75 | 13.3 |
| Multiply | 137.5 | 7.2 | 87.5 | 11.4 |
| Divide | 550 | 1.8 | 475 | 2.1 |
| Floating point (vector) | | | | |
| Add/subtract/ multiply/divide | | | 12.5 | 80* |
| Vector startup time | | | 100 | |

*With chaining a maximum rate of 140 MFLOPS has been measured. The concept of chaining is described in a later chapter.*

รูปที่ 7 รายละเอียดคุณสมบัติของ CDC 7600 และ Cray-1

- ฟังก์ชันแนลยูนิตแบบอิสระ

แต่ก็มีบางสิ่งที่ Cray-1 ไม่นำมาใช้เพราะแพงมาก นั่นคือ เพอริเฟอรัลโปรเซสเซอร์ยูนิต (PPU) ส่วนแปลกใหม่ที่ไม่เคยมีใน CDC 7600 แต่มาปรากฏใน Cray-1 คือขีดความสามารถด้านเวกเตอร์ (vector capabilities) รวมทั้งการปรับปรุงเพิ่มเติมอีกมากมายเพื่อให้ Cray-1 วิ่งได้เร็วกว่า CDC 7600 หลายเท่า ซึ่งความแตกต่างนี้ผู้เขียนได้เปรียบเทียบไว้ในรูปที่ 5, 6 และ 7 อันเป็นการบ่งบอกอย่างแน่ชัดว่า Cray-1 ได้เข้ามาแทนที่ CDC 7600 อย่างเต็มภาคภูมิ

## ศูนย์ซูเปอร์คอมพิวเตอร์

โดยทั่วไปศูนย์คอมพิวเตอร์ขนาดใหญ่มักจะใช้คอมพิวเตอร์ใหญ่น้อยหลายยี่ห้อหลายแบบ โดยเฉพาะศูนย์ที่ใช้ซูเปอร์คอมพิวเตอร์ด้วยแล้วยิ่งต้องมีสิ่งสนับสนุนเต็มที่ ดังรูปที่ 8 จุดมุ่งหมายก็เพื่อต้องการให้การใช้คอมพิวเตอร์ที่มีราคาแพงแสนแพงเป็นไปอย่างมีประสิทธิภาพที่สุด ถ้าจะว่ากันถึงหลักการ

ใหญ่ ๆ ของศูนย์ซูเปอร์คอมพิวเตอร์ในรูปที่ 8 จะประกอบด้วยส่วนสำคัญที่ขาดเสียมิได้ดังนี้

- ห้องคอมพิวเตอร์ ซึ่งแสดงด้วย B
- ส่วนที่เป็น Storage area หรืออาณาบริเวณที่เรียกว่า C
- ส่วนที่เกี่ยวกับงานสื่อสารหรือ Remote access area แสดงไว้ด้วย A
- ส่วนสุดท้ายเป็น Output recording area ดังแสดงด้วย D
- ห้องเครื่องจะมีพวกหม้อแปลงไฟฟ้าและเครื่องปรับอากาศทำความเย็นไว้คอยควบคุมอุณหภูมิของทั้ง A, B, C และ D ห้องเครื่องนี้ได้แสดงไว้ด้วยหมายเลข 7 และ 8

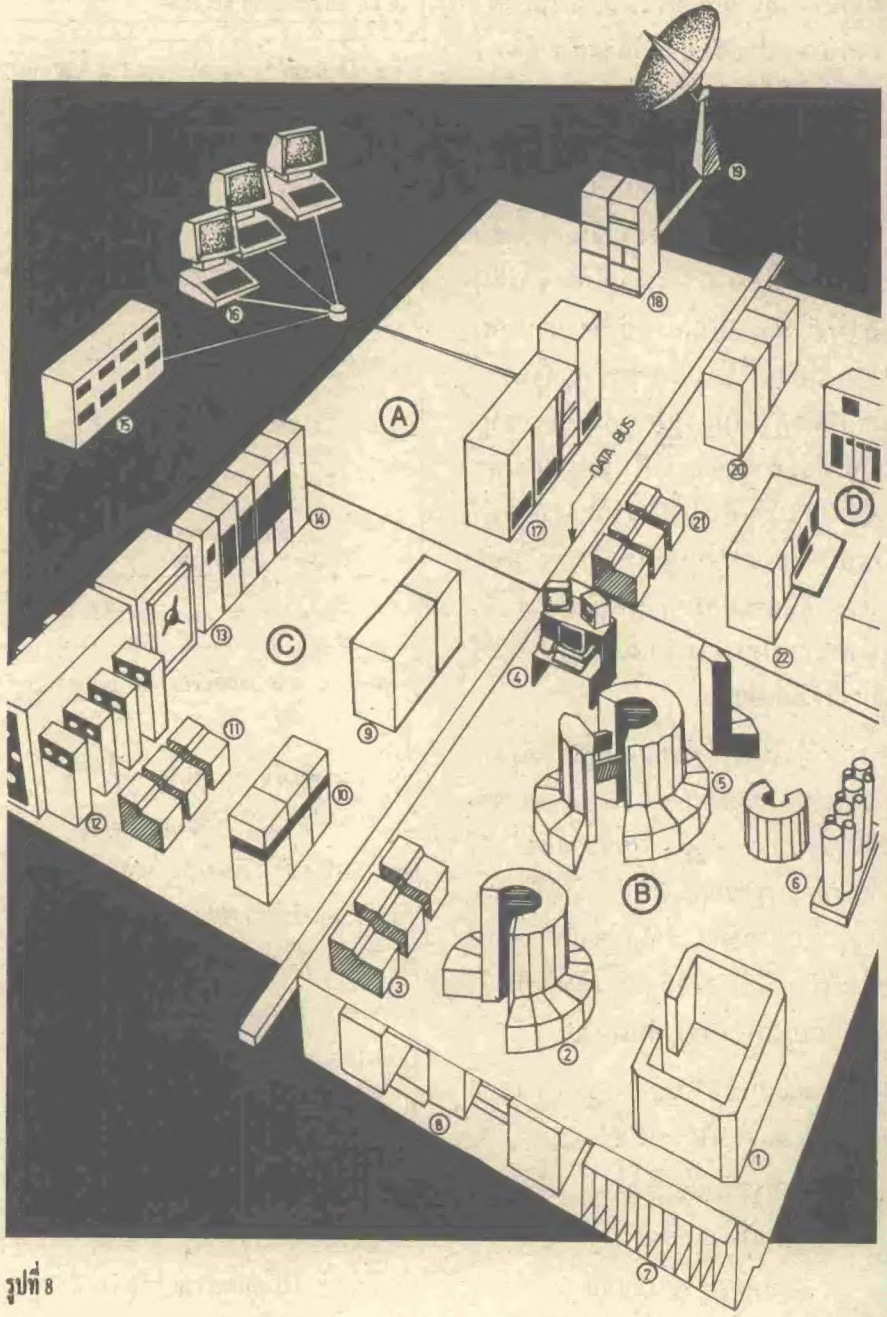
ส่วนรายละเอียดทั้งหมดของรูปที่ 8 นั้นได้แสดงไว้ในรูปที่ 9 ตามรายการต่าง ๆ ว่ามีอะไรบ้าง

ศูนย์หรือคลังแสงคอมพิวเตอร์ในรูปที่ 8 สามารถให้บริการผู้ใช้ได้ถึง 4,000-5,000 ราย ครึ่งหนึ่งของจำนวนนี้จะให้บริการได้เกือบพร้อมกันหมด ซึ่งจะรองรับผู้ใช้ได้ราว 2,000-2,500 ราย การใช้บริการเช่นนี้จะครอบคลุมไปทั้งประเทศหรืออาจโยงข้ามไปยังประเทศอื่นโดยอาศัยเน็ตเวอร์กสื่อสารต่าง ๆ และดาวเทียม ผู้อ่านจะเห็นได้จากส่วนที่เรียกว่า Remote access area ที่แสดงด้วยอักษร A ในรูปที่ 8

## Remote access area
## ห้องรับแขกประจำศูนย์

Remote access area หรือส่วนสื่อสารของศูนย์ซูเปอร์คอมพิวเตอร์ มีองค์ประกอบอยู่ 5 อย่างด้วยกันคือ

1. local support processor หมายเลข 15 ช่วยเตรียมโปรแกรมต่าง ๆ
2. local area network หมายเลข 16 ทำให้ผู้ใช้สามารถเข้าถึงซูเปอร์คอมพิวเตอร์ได้โดยผ่านทางเวอร์กสเตชัน
3. เกตเวย์คอมพิวเตอร์ หมายเลข 17 ทำหน้าที่ด้าน security checks และ protocol matching จึงมั่นใจว่าโปรแกรมที่ส่งมาจากภายนอกนั้นเป็นที่ยอมรับของคอมพิวเตอร์ที่มีใช้ในศูนย์
4. satellite communication concentrator หมายเลข 18 สำหรับเทียบปรับความเร็วของข้อมูลจากดาวเทียม
5. จานรับสัญญาณดาวเทียม หมายเลข 19 จะเชื่อมโยงกับผู้ใช้ที่อยู่ไกลมาก ๆ




รูปที่ 8

## A Hardware Roster

### COMPUTER ROOM

1. CDC 7600 can average 3.7 million floating-point operations per second (megaflops).
2. Cray-1 has an operational range of 1.6 to 80.7 megaflops, with an average of 23.6 megaflops.
3. Local high-speed disk drives expand immediate storage capabilities of supercomputers.
4. Operator console area lets users monitor work.
5. X-MP/48, with input/output processor performs an average of 52.6 megaflops.
6. Cray-2, with coolant storage reservoir, has an operational range of 1.7 to 132.2 megaflops.

### EQUIPMENT ROOM

7. Transformers supply power to supercomputers.
8. Heat exchangers cool computer components.

### STORAGE AREA

9. MASS (Multi-Access Storage System) concentrator buffers data for cartridge storage.
10. File transport concentrator buffers incoming data and keeps track of files in storage.
11. Staging disks hold data headed for archival storage and can retrieve files in a fraction of a second.
12. Archival storage library keeps data on magnetic-tape reels; retrieval time is about two minutes.
13. Tape vault provides added shelf storage for reels.
14. Cartridge library stores data on cylinders of magnetic tape and retrieves files in several seconds.

### REMOTE ACCESS AREA

15. Local support processor helps prepare programs.
16. Local area network users gain access from workstations.
17. Gateway computer clears network communications.
18. Satellite communications concentrator speed matches satellite data.
19. Satellite dish connects distant users.

### OUTPUT RECORDING AREA

20. Output file concentrator buffers high-speed data.
21. Staging disks briefly store files for printing.
22. Microfilm/fiche recorder can produce hundreds of pages of graphic or printed results per minute.
23. Strip-film recorder creates color films of computer-generated simulations.
24. High-speed laser printer (18,000 lines per minute).

รูปที่ 9 แสดงรายละเอียดว่าในรูปที่ 8 นั้นประกอบด้วยอะไรบ้าง

## Computer room
## ห้องคอมพิวเตอร์

ห้องคอมพิวเตอร์น่าจะเปรียบได้กับหัวใจของศูนย์ซูเปอร์คอมพิวเตอร์ ลองเข้าไปดูว่าการตกแต่งภายในมีอะไรบ้าง

1. ซูเปอร์แบบ CDC 7600 ที่คำนวณได้เร็วในระดับ 3.7 เมกะฟลอป
2. ซูเปอร์แบบ Cray-1 คำนวณได้ตั้งแต่ 1.6 ถึง 80.7 เมกะฟลอป โดยมีค่าเฉลี่ยราว 23.6 เมกะฟลอป
3. local high-speed ดิสค์ไดรฟ์ ช่วยขยายขีดความสามารถในการเก็บข้อมูลให้กับซูเปอร์คอมพิวเตอร์
4. operator console area คอยติดตามงานภายในศูนย์
5. ซูเปอร์แบบ Cray X-MP 48 พร้อมด้วยอินพุต/เอาต์พุตโปรเซสเซอร์ ซึ่งเมื่อรวมกันแล้วจะทำการคำนวณได้เร็ว 52.6 เมกะฟลอป
6. ซูเปอร์แบบ Cray-2 มีจุดเด่นที่แปลกประหลาดคือ coolant storage reservoir สำหรับระบายความร้อนปรากฏให้เห็นเด่นชัด ส่วนความสามารถในการคำนวณนั้นจะแปรผันระหว่าง 1.7 ถึง 132.2 เมกะฟลอป

ใต้พื้นห้องคอมพิวเตอร์จะเป็นห้องเครื่อง (equipment room) และมี

7. หม้อแปลงจ่ายไฟให้บรรดาซูเปอร์คอมพิวเตอร์
8. เครื่องทำความเย็น

องค์ประกอบสำคัญที่เชื่อมโยง Remote access area กับส่วนอื่น ๆ ของศูนย์ซูเปอร์คอมพิวเตอร์คือ data bus สามารถส่งข้อมูลได้เร็วมาก เป็นเสมือนแชนเนลสื่อสารภายในที่จะโยงโอเปอเรชันทั้งหมดของศูนย์เข้าด้วยกัน ถ้าดูจากรูปที่ 8 จะมองเห็นสายเคเบิลใหญ่พาดผ่านกลางระหว่าง A กับ C และ B กับ D โดยมีลูกศรชี้กำกับไว้

## Storage area
## ห้องเก็บสมบัติสำคัญ

ตัวเลขข้อมูลที่จะให้ซูเปอร์คอมพิวเตอร์ประมวลผล ตลอดจนตัวเลขผลลัพธ์ที่ผ่านการประมวลผลแล้วนั้น จะมีมากมายเป็นพะเรอเกวียน จนต้องสร้างห้องสำหรับติดตั้งอุปกรณ์ที่จะเก็บจำแนกข้อมูลดังกล่าว ส่วนนี้นับได้ว่ามีความสำคัญพอ ๆ กับห้องคอมพิวเตอร์

หน้าที่หลักของห้องเก็บข้อมูลที่เรียกว่า Storage area จะทำการจัดลำดับในการเก็บข้อมูล (ซึ่งบางทีอาจมีมากถึงระดับที่เรียกว่าสิบหรือร้อยทริลเลียนบิต :หนึ่งทริลเลียนจะเท่ากับ $10^{12}$) ให้เป็นขั้นเป็นตอน โดยการเก็บข้อมูลไว้ในสื่อที่เรียกใช้ได้ทันที (staging disks) จนถึงเทปคาร์ทริดจ์ (ไม่ค่อยเป็นที่นิยม) และเทปแม่เหล็กที่เหมาะกับงานเก็บข้อมูลระยะยาวในรูปของห้องสมุดข้อมูล รูปที่ 8 ได้แสดงหมายเลขกำกับไว้ดังนี้

หมายเลข 11 เป็น staging disks เป็นแหล่งเก็บพักข้อมูลที่จะส่งต่อไปยัง archival storage library (หมายเลข 12) ส่วนในกรณีที่จะเรียกไฟล์ต่าง ๆ ออกมาจะใช้เวลาเพียงเสี้ยวของวินาทีเท่านั้น หากใช้ดิสก์ที่แสดงด้วยหมายเลขที่ 11

หมายเลข 13 เป็น tape vault หรือตู้นิรภัยสำหรับเก็บเทปแม่เหล็กที่ต้องการการพิทักษ์ความปลอดภัยเป็นพิเศษ

หมายเลข 14 เป็นคาร์ทริดจ์ไลบรารีเก็บข้อมูลในรูปของเทปแม่เหล็กแบบ cylinders สามารถเรียกไฟล์ต่าง ๆ ออกมาใช้งานได้ภายในเวลาไม่กี่วินาที แต่ในกรณีของ archival storage library ผู้ใช้ต้องรอนานราว 2 นาทีกว่าจะเรียกข้อมูลจากเทปแม่เหล็ก

ต่อไปนี้จะมาว่ากันถึงเรื่องคอนเซ็นเตรเตอร์ (concentrator) อันเป็นคอมพิวเตอร์อย่างหนึ่งที่ทำหน้าที่เป็นกันชน เพื่อให้เกิดความสมดุลระหว่างซูเปอร์คอมพิวเตอร์ที่รับและส่งข้อมูลได้เร็วมากกับสตอเรจดีไวซ์ต่าง ๆ ที่ทำงานเชื่องช้า คอนเซ็นเตรเตอร์เปรียบเสมือนที่พักข้อมูลหรือบัฟเฟอร์ โดยจะประสานงานในเรื่องของการรับ-ส่งข้อมูลระหว่างซูเปอร์คอมพิวเตอร์กับสตอเรจดีไวซ์ (11, 12, 13, 14) คอนเซ็นเตรเตอร์ที่ปรากฏในรูปที่ 8 คือ MASS (Multi-Access Storage System) คอนเซ็นเตรเตอร์หมายเลข 9 ที่จะคอยบัฟเฟอร์ข้อมูลสำหรับคาร์ทริดจ์สตอเรจ และ File transport concentrator หมายเลข 10 มีหน้าที่บัฟเฟอร์ข้อมูลที่ส่งเข้ามา เช่น จากซูเปอร์คอมพิวเตอร์ รวมทั้งติดตามไฟล์ต่าง ๆ ที่อยู่ในสตอเรจ นอกจากนี้คอมพิวเตอร์ที่ทำงานในคอนเซ็นเตรเตอร์ยังทำหน้าที่อื่นอีก เช่น การแมตช์ความเร็ว (speed matching) สำหรับส่วนอื่น ๆ ของศูนย์ซูเปอร์คอมพิวเตอร์ในลักษณะเดียวกันกับการแมตช์ความเร็วระหว่างซูเปอร์คอมพิวเตอร์ต่าง ๆ กับพวกสตอเรจดีไวซ์ดังได้กล่าวมาแล้ว คอนเซ็นเตรเตอร์นี้จะทำหน้าที่ครอบคลุมไปถึงการสอบเทียบอัตราความเร็วของข้อมูลสำหรับการส่งสัญญาณผ่านดาวเทียม รวมทั้งการดูแลความเป็นไปต่าง ๆ ในลักษณะเดียวกันกับ Output recording area (ส่วนที่แสดงด้วย D)

## Output recording area
## เฉลียงหน้าบ้าน

Output recording area จะอยู่ติดกับห้องซูเปอร์คอมพิวเตอร์เช่นเดียวกันกับ Storage area และจะมีทั้งคอมพิวเตอร์ตลอดจนเครื่องเก็บข้อมูลต่าง ๆ เครื่องพิมพ์ดังนี้

หมายเลข 20 เป็น output file concentrator มีหน้าที่บัฟเฟอร์ข้อมูลที่มีความเร็วสูง ส่วนหมายเลข 21 นั้นเป็น staging disks ใช้เก็บข้อมูลสำหรับช่วงระยะเวลาสั้น ๆ ในรูปของไฟล์เพื่อรอการพิมพ์ต่อไป

หมายเลข 22 เป็น microfilm/fiche recorder ที่สามารถผลิตกราฟิกหรืองานพิมพ์ได้นับร้อยหน้าต่อนาที ส่วนหมายเลข 23 คือ strip-film recorder ที่สามารถสร้างฟิล์มสีอันเกิดจากการทำซิมูเลชันต่าง ๆ ด้วยคอมพิวเตอร์ (computer generated simulations)

สุดท้ายก็เป็นเครื่องพิมพ์เลเซอร์ที่ทำงานด้วยความเร็วสูงที่เรียกว่า high-speed laser printer พิมพ์ได้ 18,000 บรรทัดต่อนาที (หมายเลข 24 ในรูปที่ 8)

## ปิดท้าย

ศูนย์ซูเปอร์คอมพิวเตอร์นี้จะทำงานแบบต่อเนื่องตลอด 24 ชั่วโมง การให้บริการของศูนย์ประเภทนี้มักจะแบ่งเป็น 2 ช่วง ในช่วงกลางวันของทุกวันจะทำการวิเคราะห์คำนวณหรือวิเคราะห์ผลของการคำนวณต่าง ๆ และพัฒนาโปรแกรม ส่วนตอนกลางคืนและวันสุดสัปดาห์จะเป็นช่วงเวลาสำหรับวิ่งโปรแกรมต่าง ๆ จนถึงรุ่งสาง งานที่ส่งเข้ามาในศูนย์ซูเปอร์จะมีทั้งงานค้นคว้าวิจัยแบบเอกเทศปลีกย่อย จนถึงโครงการใหญ่ ๆ ที่ต้องพึ่งพาอาศัยซูเปอร์คอมพิวเตอร์

เรื่องราวของซูเปอร์คอมพิวเตอร์ในแง่และประเด็นต่าง ๆ นั้นยังมีอีกมากมาย ล้วนแล้วแต่น่าสนใจและศึกษาทั้งสิ้น ต่อไปในอนาคตหน่วยงานของผู้อ่านบางท่านอาจติดตั้งซูเปอร์คอมพิวเตอร์ไว้ใช้งาน เมื่อถึงเวลานั้นผู้รู้ย่อมได้เปรียบกว่าแน่นอน